

5/5/1 (Item 1 from file: 351)
DIALOG(R) File 351: Derwent WPI
(c) 2003 THOMSON DERWENT. All rts. reserv.

011988167 **Image available**
WPI Acc No: 1998-405077/ 199835
XRPX Acc No: N98-316062

Frame synchronization apparatus used in digital communication equipment -
includes correlator that sequentially computes correlation value of
sampled input signal and synchronous signal

Patent Assignee: OKI ELECTRIC IND CO LTD (OKID)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 10164003	A	19980619	JP 96321385	A	19961202	199835 B

Priority Applications (No Type Date): JP 96321385 A 19961202

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 10164003	A	23	H04J-003/06	

Abstract (Basic): JP 10164003 A

The apparatus applies the principle of time division multiplex system to a receiver side depending on the transmission rate of frames. An input signal with a frame period longer than the longest frame period is used. A correlator sequentially computes the correlation value of the sampled input signal and a synchronous signal and outputs it during a calculation period.

When the first and second correlation processes are sequentially performed the position at which the correlation value is higher than the threshold value is stored. The transmission rate at the point when second correlation process is finished is estimated. A decision unit decides the transmission rate finally from the estimated result.

ADVANTAGE - Calculates transmission rate accurately. Estimates degradation of correlation under influence of noise.

Dwg.1/18

Title Terms: FRAME; APPARATUS; DIGITAL; COMMUNICATE; EQUIPMENT; CORRELATE; SEQUENCE; COMPUTATION; CORRELATE; VALUE; SAMPLE; INPUT; SIGNAL; SYNCHRONOUS; SIGNAL

Derwent Class: W02

International Patent Class (Main): H04J-003/06

International Patent Class (Additional): H04B-007/26; H04J-003/22; H04L-007/08

File Segment: EPI

5/5/2 (Item 1 from file: 347)
DIALOG(R) File 347: JAPIO
(c) 2003 JPO & JAPIO. All rts. reserv.

05880903 **Image available**
FRAME SYNCHRONISM DEVICE

PUB. NO.: 10-164003 A]
PUBLISHED: June 19, 1998 (19980619)
INVENTOR(s): YAMAGUCHI NORIO
APPLICANT(s): OKI ELECTRIC IND CO LTD [000029] (A Japanese Company or Corporation), JP (Japan)
APPL. NO.: 08-321385 [JP 96321385]
FILED: December 02, 1996 (19961202)
INTL CLASS: [6] H04J-003/06; H04B-007/26; H04J-003/22; H04L-007/08
JAPIO CLASS: 44.2 (COMMUNICATION -- Transmission Systems); 44.3 (COMMUNICATION -- Telegraphy); 44.4 (COMMUNICATION -- Telephone)

ABSTRACT

PROBLEM TO BE SOLVED: To reduce the probability of errors in a transmission rate by executing the judgment processing of the same content twice, collectively predicting the transmission rate based on detection results for respective times after a correlation value calculation processing for twice terminates and deciding the transmission rate based on prediction results for respective times.

SOLUTION: An A/D converter 11 sequentially samples reception signals, converts them into sample value groups and outputs them to a reception buffer 12. The reception buffer 12 accumulates input sample values and outputs them to a mode switch 14 when the sample value group having length more than that required for calculating a correlation value. A correlation unit 13 sequentially calculates the sample value group which is read from the reception buffer 12, a synchronous group which is set by the mode switch 14 and the correlation value. A calculated result is reported to the mode switch 14. Then, the transmission rate is specified from periodicity estimated from a position where high correlation is obtained in the processing of a first stage and periodicity estimated from a position where a high correlation is obtained in the processing of a second stage.

(19) 日本国特許庁 (J-P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-164003

(43) 公開日 平成10年(1998) 6月19日

(51) Int.Cl.⁶

識別記号

F I

H 0 4 J 3/06

H 0 4 J 3/06

A

H 0 4 B 7/26

3/22

H 0 4 J 3/22

H 0 4 L 7/08

A

H 0 4 L 7/08

H 0 4 B 7/26

N

審査請求 未請求 請求項の数7 OL (全 23 頁)

(21) 出願番号

特願平8-321385

(22) 出願日

平成8年(1996)12月2日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 山口 法夫

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

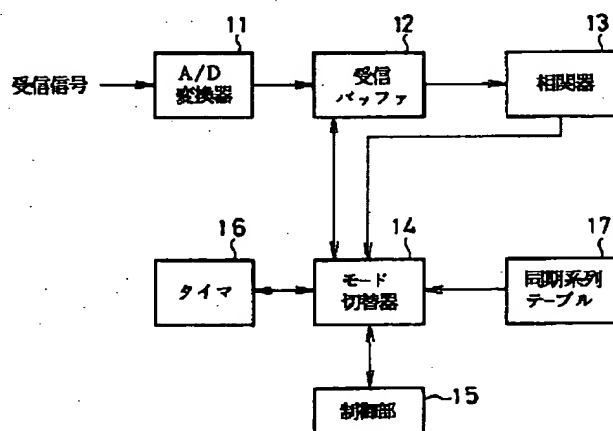
(74) 代理人 弁理士 工藤 宜幸

(54) 【発明の名称】 フレーム同期装置

(57) 【要約】

【課題】 フェージングや雑音の影響による相関の劣化が予測される使用環境下では伝送レートの誤判定が起こり易い。

【解決手段】 少なくとも1回の算出期間として、複数種類の伝送レートにおける最長フレーム周期より長い期間を使用し、当該算出期間の間、受信信号についてのサンプル値系列と自機に割り当てられた同期系列との相関値を順次算出して出力する相関器と、相関器により1回目及び2回目の相関値算出処理が順次実行される度、各回において閾値を越える高い相関が得られた相関値の位置を記憶しておき、2回の相関値算出処理が終了した時点で、各回ごとに得られた位置情報より通信に使用される伝送レートを予測し、その後、当該予測結果より伝送レートを最終的に決定する判定手段とによってフレーム同期装置を構成する。



【特許請求の範囲】

【請求項1】 複数種類の伝送レートに対応し、他局との時分割多重方式による通信に、上記複数種類の伝送レートのうちのいずれかを使用する受信機におけるフレーム同期装置において、

少なくとも1回の算出期間として、上記複数種類の伝送レートにおける最長フレーム周期より長い期間を使用し、当該算出期間の間、受信信号についてのサンプル値系列と自機に割り当てられた同期系列との相関値を順次算出して出力する相関器と、

上記相関器により1回目及び2回目の相関値算出処理が順次実行される度、各回において閾値を越える高い相関が得られた相関値の位置を記憶しておき、2回の相関値算出処理が終了した時点で、各回ごとに得られた位置情報より通信に使用される伝送レートを予測し、その後、当該予測結果より伝送レートを最終的に決定する判定手段とを備えることを特徴とするフレーム同期装置。

【請求項2】 複数種類の伝送レートに対応し、他局との時分割多重方式による通信に、上記複数種類の伝送レートのうちのいずれかを使用する受信機におけるフレーム同期装置において、

少なくとも1回の算出期間として、上記複数種類の伝送レートにおける最長フレーム周期より長い期間を使用し、当該算出期間の間、受信信号についてのサンプル値系列と自機に割り当てられた同期系列との相関値を順次算出して出力する相関器と、

上記相関器により1回目及び2回目の相関値算出処理が順次実行される度、各回において閾値を越える高い相関が得られた相関値の位置を記憶すると共に、当該位置情報より通信に使用される伝送レートを予測し、2回の相関値算出処理が終了した時点において、先に求めておいた2つの予測結果より伝送レートを最終的に決定する判定手段とを備えることを特徴とするフレーム同期装置。

【請求項3】 複数種類の伝送レートに対応し、他局との時分割多重方式による通信に、上記複数種類の伝送レートのうちのいずれかを使用する受信機におけるフレーム同期装置において、

少なくとも1回の算出期間として、上記複数種類の伝送レートにおける最長フレーム周期より長い期間を使用し、当該算出期間の間、受信信号についてのサンプル値系列と自機に割り当てられた同期系列との相関値を順次算出して出力する相関器と、

上記相関器により1回目及び2回目の相関値算出処理が順次実行される度、各回において閾値を越える高い相関が得られた相関値の位置を記憶しておき、2回の相関値算出処理が終了した時点で、各回ごとに得られた全位置情報を基に通信に使用される伝送レートを決定する判定手段とを備えることを特徴とするフレーム同期装置。

【請求項4】 複数種類の伝送レートに対応し、他局との時分割多重方式による通信に、上記複数種類の伝送レ

ートのうちのいずれかを使用する受信機におけるフレーム同期装置において、

少なくとも1回の算出期間として、上記複数種類の伝送レートにおける最長フレーム周期より長い期間を使用し、当該算出期間の間、受信信号についてのサンプル値系列と割り当てられた同期系列との相関値を順次算出して出力する複数の相関器と、

上記複数の相関器それぞれに異なる同期系列を割り当て、当該複数の相関器により1回目及び2回目の相関値算出処理が順次実行される度、各回において閾値を越える高い相関が得られた相関値の位置を各相関器それぞれについて記憶しておき、2回の相関値算出処理が終了した時点で、各回ごとに上記複数の相関器において得られた位置情報より通信に使用される伝送レートを予測し、その後、当該予測結果より伝送レートを最終的に決定する判定手段とを備えることを特徴とするフレーム同期装置。

【請求項5】 複数種類の伝送レートに対応し、他局との時分割多重方式による通信に、上記複数種類の伝送レートのうちのいずれかを使用する受信機におけるフレーム同期装置において、

少なくとも1回の算出期間として、上記複数種類の伝送レートにおける最長フレーム周期より長い期間を使用し、当該算出期間の間、受信信号についてのサンプル値系列と割り当てられた同期系列との相関値を順次算出して出力する複数の相関器と、

上記複数の相関器それぞれに異なる同期系列を割り当て、当該複数の相関器により1回目及び2回目の相関値算出処理が順次実行される度、各回において閾値を越える高い相関が得られた相関値の位置を各相関器それぞれについて記憶すると共に、当該位置情報より通信に使用される伝送レートを予測し、2回の相関値算出処理が終了した時点において、先に求めておいた2つの予測結果より伝送レートを最終的に決定する判定手段とを備えることを特徴とするフレーム同期装置。

【請求項6】 複数種類の伝送レートに対応し、他局との時分割多重方式による通信に、上記複数種類の伝送レートのうちのいずれかを使用する受信機におけるフレーム同期装置において、

少なくとも1回の算出期間として、上記複数種類の伝送レートにおける最長フレーム周期より長い期間を使用し、当該算出期間の間、受信信号についてのサンプル値系列と割り当てられた同期系列との相関値を順次算出して出力する複数の相関器と、

上記相関器により1回目及び2回目の相関値算出処理が順次実行される度、各回において閾値を越える高い相関が得られた相関値の位置を記憶しておき、2回の相関値算出処理が終了した時点で、各回ごとに上記複数の相関器において得られた全位置情報を基に通信に使用される伝送レートを決定する判定手段とを備えることを特徴と

するフレーム同期装置。

【請求項7】 上記2回目の相関値算出処理は、上記1回目の相関値算出処理において閾値を越える高い相関が得られた相関値の検出位置に対応するタイミングの前後の小区間についてのみ実行されることを特徴とする請求項1～請求項6のいずれかに記載のフレーム同期装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はフレーム同期装置に関し、特に、時分割多重接続（Time Division Multiple Access、以下、TDMAという）方式を用いるディジタル無線通信装置に適用し得るものである。

【0002】

【従来の技術】 デジタル方式によって無線通信を行う利点の一つに、周波数資源の有効利用を挙げることができる。通常、この方式を採用する無線通信装置においては、TDMA方式が採用されており当該目的の実現が図られている。すなわち、TDMA方式においては、図2に示すように、フレームを構成する複数スロットの各々を異なる加入者に割り当て、一つの回線を複数人の加入者により時分割的な共有とすることにより、周波数資源の有効利用を図っている。

【0003】 なお、各スロットの先頭位置には、良好な自己相関特性と相互相関特性を持つスロット識別用の既知パターン（同期系列と呼ばれている）が設けられているので、当該無線通信装置においては、受信信号のサンプル値系列と同期系列との相関を計算することにより、受信信号中に含まれる割当スロットの先頭位置（以下、これをフレームの先頭と呼ぶ）を容易に検出できるようになっている。

【0004】 しかし、かかる無線通信装置を移動体通信端末として使用する場合には、ドップラシフトやマルチパスフェージングの存在が予測され、本来現れるべき位置に同期系列との相関が現れなかったり、本来現れるべき位置とは異なる位置に現れたりすることが生じ得るため、一回の検出だけではなく複数回の検出処理が行われている。

【0005】 そこで実際の処理手順においては、フレームの先頭位置を見つける手法として、(1) 同期系列と受信信号のサンプル値系列との相関を連続して計算することによりフレームの先頭位置と推測されるタイミングの検出を行う第1段階の処理と、(2) その検出タイミングから、既知の伝送レートで1フレーム時間後の時刻を中心に、その前後の受信信号について再度相関を計算し、その計算結果より、検出されたフレームの先頭位置を補正する第2段階の処理とを順に実行する2段階処理方式が採用されている。

【0006】 以下、この2段階処理方式によるフレーム同期処理の具体的な動作例を、図3に示す無線通信装置を用いて説明する。

【0007】 まず、制御部5からモード切替器4に対してフレーム同期の開始を指示する信号が出力され、モード切替器4のモードが第1段階にセットされる。第1段階にセットされたモード切替器4は受信バッファ2を初期化し、相関の計算に必要な長さの受信信号が受信バッファ2に蓄積されるのを待つ。この蓄積の完了は、受信バッファ2よりモード切替器4に通知される。モード切替器4は、この通知を受けると、相関器3に対して、割当スロットの同期系列と受信信号のサンプル値系列との相関の計算を開始するよう指示を出す。相関器3は当該指示を受けると、新しい受信データが受信バッファに入る度に、相関の計算区間をづらして、割当スロットの同期系列と受信信号のサンプル値系列との相関を計算し、その値をモード切替器4に報告する。モード切替器4は、相関器3が計算した相関値が、予め設定した閾値を超えたならば、そのモードを第2段階にセットする。

【0008】 第2段階にセットされたモード切替器4は、相関器3の動作を止め、第1段階で相関が閾値を超えたタイミングから、既知の伝送レートで1フレーム周期後の時刻から、予め設定してある探索窓幅の1/2だけ前の時刻まで、相関器3と自身（すなわち、モード切替器4）の動作を停止する。設定された時間になると、モード切替器4は、受信バッファ2を初期化し、相関を計算する必要な長さの受信信号が受信バッファ2に蓄積されるのを待つ。やがて、受信バッファ2に所定のデータが蓄積され、これがモード切替器4に通知されると、モード切替器4は、相関器3に対して割当スロットの同期系列と受信信号のサンプル値系列との相関を計算するよう指示を出す。指示を受けた相関器3は、探索窓の区間について、相関の計算区間をづらしながら、割当スロットの同期系列と受信信号のサンプル値系列との相関を計算し、各計算結果をモード切替器4に報告する。モード切替器4は、このように相関器3による探索窓の区間についての相関の計算が終了したのを検出すると、それまで報告されていた相関値の探索窓中の最大値と予め設定されていた閾値との比較を実行し、最大相関値が閾値を越えているか否かを判断する。このとき、最大相関値が閾値を越えていれば、次のフレーム先頭位置を計算し、フレーム同期を確立したいという報告を制御部5に送る。なお、最大相関値が閾値を越えない場合には、そのまま第1段階に戻り処理を繰り返す。

【0009】

【発明が解決しようとする課題】 ところで、TDMA方式における1チャンネル当たりの伝送レートは、送信ビットレートと、1チャンネルに割り当てるフレーム毎のスロット数とによって定義される。従って、複数の伝送レートを使い分ける場合には、図2に示すように、送信ビットレートとスロット構成を変えずに、1チャンネルに割り当てるスロット数を増減させ、フレーム周期のみを変更する方が都合が良い。

【0010】しかしながら、従来技術の装置では、伝送レート（すなわち、フレーム周期）が既知の値であることを前提としているため、伝送レートが複数存在し、かつ、現在の伝送レートが不明の場合には、誤ったタイミングによってフレーム同期を確立する可能性がある。

【0011】これを防ぐには、ドップラーシフトやマルチパスフェーシング、雑音等によって、同期系列との相関が現れるべき場所において相関が現れ得ないような場合にも、誤らずにフレーム周期を判断してフレーム同期を確立する機構の出現が望まれる。

【0012】

【課題を解決するための手段】

(A) かかる課題を解決するため第1の発明においては、複数種類の伝送レートに対応し、他局との時分割多重方式による通信に、上記複数種類の伝送レートのうちのいずれかを使用する受信機におけるフレーム同期装置において、次の手段を設けたことを特徴とする。

【0013】すなわち、(1) 少なくとも1回の算出期間として、複数種類の伝送レートにおける最長フレーム周期より長い期間を使用し、当該算出期間の間、受信信号についてのサンプル値系列と自機に割り当てられた同期系列との相関値を順次算出して出力する相関器と、(2) 相関器により1回目及び2回目の相関値算出処理が順次実行される度、各回において閾値を越える高い相関が得られた相関値の位置を記憶しておき、2回の相関値算出処理が終了した時点で、各回ごとに得られた位置情報より通信に使用される伝送レートを予測し、その後、当該予測結果より伝送レートを最終的に決定する判定手段とを設けたことを特徴とする。

【0014】このように第1の発明においては、同一内容の判定処理を2回実行し、各回の検出結果に基づく伝送レートの予測を2回の相関値算出処理終了後にまとめて行う。その後、各回ごとの予測結果を基に伝送レートを決定することにより、伝送レートの判定が誤る可能性を一段と低減させることができる。

【0015】(B) また、第2の発明においては、複数種類の伝送レートに対応し、他局との時分割多重方式による通信に、上記複数種類の伝送レートのうちのいずれかを使用する受信機におけるフレーム同期装置において、次の手段を設けたことを特徴とする。

【0016】すなわち、(1) 少なくとも1回の算出期間として、複数種類の伝送レートにおける最長フレーム周期より長い期間を使用し、当該算出期間の間、受信信号についてのサンプル値系列と自機に割り当てられた同期系列との相関値を順次算出して出力する相関器と、(2) 相関器により1回目及び2回目の相関値算出処理が順次実行される度、各回において閾値を越える高い相関が得られた相関値の位置を記憶すると共に、当該位置情報より通信に使用される伝送レートを予測し、2回の相関値算出処理が終了した時点において、先に求めておいた2

つの予測結果より伝送レートを最終的に決定する判定手段とを設けたことを特徴とする。

【0017】このように第2の発明においては、同一内容の判定処理を2回実行し、各回の検出結果に基づく伝送レートの予測を各回ごとに実行する。そして、2回の相関値算出処理が終了した後は、先に求めておいた2つの予測結果を基に伝送レートを決定することにより、伝送レートの判定が誤る可能性を一段と低減させることができる。

10 【0018】(C) さらに、第3の発明においては、複数種類の伝送レートに対応し、他局との時分割多重方式による通信に、複数種類の伝送レートのうちのいずれかを使用する受信機におけるフレーム同期装置において、次の手段を設けたことを特徴とする。

【0019】すなわち、(1) 少なくとも1回の算出期間として、複数種類の伝送レートにおける最長フレーム周期より長い期間を使用し、当該算出期間の間、受信信号についてのサンプル値系列と自機に割り当てられた同期系列との相関値を順次算出して出力する相関器と、(2) 相関器により1回目及び2回目の相関値算出処理が順次
20 実行される度、各回において閾値を越える高い相関が得られた相関値の位置を記憶しておき、2回の相関値算出処理が終了した時点で、各回ごとに得られた全位置情報を基に通信に使用される伝送レートを決定する判定手段とを設けたことを特徴とする。

【0020】このように第3の発明においては、同一内容の判定処理を2回実行する。そして、2回の相関値算出処理が終了した後は、各回ごとに得られた全位置情報を基に伝送レートを決定することにより、伝送レートの
30 判定が誤る可能性を一段と低減させることができる。

【0021】(D) さらに、第4の発明においては、複数種類の伝送レートに対応し、他局との時分割多重方式による通信に、複数種類の伝送レートのうちのいずれかを使用する受信機におけるフレーム同期装置において、次の手段を設けたことを特徴とする。

【0022】すなわち、(1) 少なくとも1回の算出期間として、複数種類の伝送レートにおける最長フレーム周期より長い期間を使用し、当該算出期間の間、受信信号についてのサンプル値系列と割り当てられた同期系列との相関値を順次算出して出力する複数の相関器と、(2) 複数の相関器それぞれに異なる同期系列を割り当て、当該複数の相関器により1回目及び2回目の相関値算出処理が順次実行される度、各回において閾値を越える高い相関が得られた相関値の位置を各相関器それぞれについて記憶しておき、2回の相関値算出処理が終了した時点で、各回ごとに複数の相関器において得られた位置情報より通信に使用される伝送レートを予測し、その後、当該予測結果より伝送レートを最終的に決定する判定手段とを設けたことを特徴とする。

50 【0023】このように第4の発明においては、同一内

容の判定処理を複数の相関器について2回実行し、各回の検出結果に基づく伝送レートの予測を2回の相関値算出処理終了後にまとめて行う。その後、各回ごとの予測結果を基に伝送レートを決定することにより、伝送レートの判定が誤る可能性を一段と低減させることができる。

【0024】(E) さらに、第5の発明においては、複数種類の伝送レートに対応し、他局との時分割多重方式による通信に、上記複数種類の伝送レートのうちのいずれかを使用する受信機におけるフレーム同期装置において、次の手段を設けたことを特徴とする。

【0025】すなわち、(1) 少なくとも1回の算出期間として、複数種類の伝送レートにおける最長フレーム周期より長い期間を使用し、当該算出期間の間、受信信号についてのサンプル値系列と割り当てられた同期系列との相関値を順次算出して出力する複数の相関器と、(2) 複数の相関器それぞれに異なる同期系列を割り当て、当該複数の相関器により1回目及び2回目の相関値算出処理が順次実行される度、各回において閾値を越える高い相関が得られた相関値の位置を各相関器それぞれについて記憶すると共に、当該位置情報より通信に使用される伝送レートを予測し、2回の相関値算出処理が終了した時点において、先に求めておいた2つの予測結果より伝送レートを最終的に決定する判定手段とを設けたことを特徴とする。

【0026】このように第5の発明においては、同一内容の判定処理を複数の相関器について2回実行し、各回の検出結果に基づく伝送レートの予測を各回ごとに実行する。そして、2回の相関値算出処理が終了した後は、先に求めておいた2つの予測結果を基に伝送レートを決定することにより、伝送レートの判定が誤る可能性を一段と低減させることができる。

【0027】(F) さらに、第6の発明においては、複数種類の伝送レートに対応し、他局との時分割多重方式による通信に、複数種類の伝送レートのうちのいずれかを使用する受信機におけるフレーム同期装置において、次の手段を設けたことを特徴とする。

【0028】すなわち、(1) 少なくとも1回の算出期間として、複数種類の伝送レートにおける最長フレーム周期より長い期間を使用し、当該算出期間の間、受信信号についてのサンプル値系列と割り当てられた同期系列との相関値を順次算出して出力する複数の相関器と、(2) 相関器により1回目及び2回目の相関値算出処理が順次実行される度、各回において閾値を越える高い相関が得られた相関値の位置を記憶しておき、2回の相関値算出処理が終了した時点で、各回ごとに複数の相関器において得られた全位置情報を基に通信に使用される伝送レートを決定する判定手段とを設けたことを特徴とする。

【0029】このように第6の発明においては、同一内容の判定処理を複数の相関器について2回実行する。そ

して、2回の相関値算出処理が終了した後は、各回ごとに得られた全位置情報を基に伝送レートを決定することにより、伝送レートの判定が誤る可能性を一段と低減させることができる。

【0030】

【発明の実施の形態】

(A) 第1の実施形態

以下、本発明を、移動体通信端末におけるフレーム同期装置に適用した第1の実施形態を図面を参照しながら詳述する。

【0031】(A-1) 第1の実施形態の構成

図1に、第1の実施形態に係るフレーム同期装置の構成例を示す。なお、図1には、同期系列以外に必要な復調系や復号系等の構成は表されていないが、移動体通信端末装置には、これらの機能部が設けられているものとする。また、この移動体通信端末は、2通りの伝送レート(フルレートとハーフレート)にて他局とTDMA通信を行うものとする。なおここで、フルレートは図2(A)に対応し、ハーフレートは図2(B)に対応するものとする。

【0032】まず、第1の実施形態に係るフレーム同期装置の基本的な構成を説明する。このフレーム同期装置は、制御部15、モード切替器14、タイマー16、同期系列テーブル17、A/D変換器11、受信バッファ12及び相関器13によって構成されるものである。

【0033】ここで、A/D変換器11は、受信信号を順次サンプリングし、サンプル値系列に変換する手段であり、サンプル値系列を受信バッファ12に出力するようになっている。受信バッファ12は、順次入力されるサンプル値系列を蓄積する手段であり、相関値を計算するのに必要な長さ以上のサンプル値系列が蓄積されたとき、これをモード切替器14に報知するようになっている。相関器13は、受信バッファ12から読み出したサンプル値系列と、モード切替器14によって設定された同期系列と相関値を順次計算し、計算結果をモード切替器14に報告する手段である。

【0034】モード切替器14は、受信バッファ12、相関器13、制御部15、タイマー16、同期系列テーブル17のそれぞれに接続されている手段であり、モードに応じた指示を各手段に与えると共に、その応答結果に応じて各種の処理を実行するようになされている。例えば、モード切替器14は、サンプル値系列と割り当てスロットの同期系列との相関値の計算開始を相関器13に指示すると共に、その計算結果(すなわち、相関値)に応じてモードを切替えるようになされている。なお、このようにフレーム同期が確認された場合、モード切替器14は、制御部15に対してフレーム同期が確立したとの報告を返すようになっている。

【0035】制御部15は、フレーム同期装置全体の動作を制御する手段であり、モード切替器14との間で必

要なデータを送受するようになっている。タイマー16は、モード切替器14が相關器13の動作を制御する際の時間管理に使用する手段である。同期系列テーブル17は、予め定められた同期系列のパターン（複数パターン）を収納する手段であり、通信開始時に割り当てられたスロットの同期に使用する同期系列をモード切替器14に設定するようになっている。

【0036】(A-2)第1の実施形態の動作

(A-2-1)動作の概要

まず、第1の実施形態に係るフレーム同期装置による詳細なフレーム同期確立動作の説明に先だててその処理動作の概要を説明しておく。なお、この処理動作は、主に、図1に示す複数の構成要素のうち相關器13及びモード切替器14（特許請求の範囲における判定手段）により実現されるものである。

【0037】この第1の実施形態に係るフレーム同期装置における判定動作の特徴は、第1段目の処理において高い相関が得られた位置から推定した周期性と、第2段目の処理において高い相関が得られた位置から推定した周期性の両方を利用して伝送レートを特定する点である。すなわち、本実施形態は、周期性の判定を2重とし、判定される伝送レートの信頼性を向上させたものである。

【0038】具体的な処理手順を、図4のフローチャートにて、また、相關検出の様子を図5のタイムチャートにて説明する。

【0039】図4に示すように、本フレーム同期装置は、フレーム同期処理を開始すると、まず、1段目の処理として、ステップSP1の処理を実行する。このステップSP1の処理においては、最長フレーム期間について相関値の計算が行われ、そのピーク位置が検出されて記憶される。例えば、図5(A)の場合には時点 t_{11} 、図5(B)の場合には時点 t_{12} がピーク位置として記憶される。

【0040】次に、2段目の処理として、ステップSP2の処理を実行する。このステップSP2の処理においても、続く最長フレーム期間について相関値の計算が行われ、そのピーク位置が検出されて記憶される。例えば、図5(A)の場合には時点 t_{21} 、図5(B)の場合には時点 t_{22} がピーク位置として記憶される。

【0041】このように1段目及び2段目の処理が終了すると、ステップSP3の処理に進み、各段のそれぞれについて、高い相関が得られた位置の間に周期 T_1 の周期性があるか（すなわち、フルレートの周期性があるか）、周期 T_2 の周期性があるか（すなわち、ハーフレートの周期性があるか）の判定を実行し、両判定結果から伝送レートを確定する。なおこのとき、いずれか一方でもフルレートと判定された場合には、現在の伝送レートがフルレートであると判定する。これは、フルレートであるにも関わらずハーフレートと判定される確率に比

して、ハーフレートでありながらフルレートと判定される確率が非常に小さいためである。

【0042】(A-2-2)具体例

続いて、実際に実行される処理手順を表したフローチャートに従いながら、本実施形態に係るフレーム同期装置のフレーム同期確立動作を説明する。その前に、必要となる用語の定義を行っておく。

【0043】図6に示すように、各スロットの時間を T_s 、2通りの伝送レートのフレーム周期を T_1 及び T_2 とする。図6では、フレーム周期 T_1 の側がフルレートを、フレーム周期 T_2 の側がハーフレートを表している。このとき、フレーム周期 T_1 は、 $T_1 = T_s \times N_1$ で表され、フレーム周期 T_2 は、 $T_2 = T_s \times N_2$ （ $T_1 \leq T_2$ ）で表される。なお、図6では、 N_1 を3、 N_2 を6として表している。

【0044】また、フレーム同期装置を内蔵する移動体通信端末に割り当てられたスロットの同期系列が ϕ であるものとする。そして、他局から移動端末通信端末へ送られてくる同期系列の送信順を、フレーム周期 T_1 のとき、 $\phi_1 = \{\phi_1(0), \phi_1(1), \dots, \phi_1(N_1-1)\}$ と、フレーム周期 T_2 のとき、 $\phi_2 = \{\phi_2(0), \phi_2(1), \dots, \phi_2(N_2-1)\}$ とする。但し、各 $\phi_i(j)$ は、それぞれ、同期系列を表している。勿論、これらこれら同期系列の集合には、通信開始時に移動体通信端末に割り当てられる同期系列 ϕ が含まれている。

【0045】図7及び図8に、本実施形態に係るフレーム同期装置のフレーム同期処理動作を示す。まず、フレーム同期処理の開始を指示する信号が制御部15からモード切替器14に出力され、モード切替器14のモードが第1段階にセットされる。

【0046】第1段階にセットされたモード切替器14は、ステップSP11に示すように受信バッファ12の初期化を実行し、受信バッファ12に相関を計算する必要な長さの受信信号が蓄積されるのを待つ（ステップSP12）。

【0047】受信バッファ12に十分な長さのデータが蓄積されると、モード切替器14は、相關器13に割当スロットの同期系列 ϕ を設定し、同期系列と受信信号のサンプル値系列との相関を計算するよう指示を出す。このとき、ステップSP13に示すように、相関計算区間の初期設定が行われる。

【0048】指示を受けた相關器13は、新しい受信データが、A/D変換器11から受信バッファ12に入る度に、相関の計算区間をづらして、割当スロットの同期系列と、該計算区間の受信信号のサンプル値系列との相関を計算し、その値をモード切替器14に報告する（ステップSP14）。

【0049】次に、モード切替器14は、相關器13が計算した相関値が予め設定した閾値を超えたか否かを調べ

(ステップSP15)、超えた場合には、その検出位置を記録しておく(ステップSP16)。

【0050】このように、1の区間について相関値の計算が終了すると、ステップSP17の判定処理に移り、最長フレーム周期(図6の場合には、ハーフレートに対応するフレーム周期T2)以上の期間についての相関値の計算が実行されたか否かを判定する。そして、否定結果が得られている間は、ステップSP18に示す相関計算区間のシフト処理を経てステップSP14に戻り、次の区間について同様の処理を繰り返す。やがて、当該ステップSP17の判定処理にて肯定結果が得られると、モード切替器14は、そのモードを第2段階にセットする。

【0051】第2段階にセットされたモード切替器14は、続く最長フレーム期間以上の期間について第1段階と同じ動作を実行する。すなわち、ステップSP19で相関計算区間の初期設定を行った後、ステップSP20で同期系列 ϕ と受信信号のサンプル値系列との相関値を計算し、相関値が閾値を越えたか否かを判定する(ステップSP21)。そして、閾値を越えている場合には、その検出位置を記憶し(ステップSP22)、そうでない場合には直接ステップSP23に移り、最長フレーム周期期間分の計算が終了したとのと判定がなされるまで、1区間づつ相関計算区間をシフトし、計算を続行する。

【0052】なお、かかる第2段階の処理が終了したことが確認された後は、ステップSP25において、第2段階の全期間について相関値が閾値を越えなかったか否かの判定を行う。このとき、閾値を越えた相関値がないと判定された場合には、モード切替器14は、再びステップSP13に戻り、第1段階の処理から再度すべての処理をやり直す。

【0053】そして、このステップSP25において否定結果が得られ、当該ループを抜けると、モード切替器14は、相関器13の動作を止め、相関器13が計算した相関値のうち閾値を超えた相関値の検出間隔を把握する処理に移る(ステップSP26)。

【0054】ここで、モード切替器14は、第1段階及び第2段階のそれぞれについて、個別に各段階に得られた検出結果から推測されるフレーム周期がT1であるかそれともT2であるかを判別する。すなわち、モード切替器14は、第1段階において検出された相関値の検出位置のみからフレーム周期がT1か否かを判定すると共に、第2段階において検出された相関値の検出位置のみからフレーム周期T1か否かを判定し、これら2つの判定結果から総合的なフレーム周期の確定処理を実行する。またこのとき、モード切替器14は、第1段階と第2段階のそれぞれにおいて閾値を超えた相関値の検出位置の間に、周期T2の周期性があるか否かについても確認を行う。ここで、モード切替器14は、いずれか一方の処理段階においてでもフレーム周期がT1と判定された場

合には、フレーム周期がT1であると判定する。

【0055】このように第1段階の検出結果だけでは伝送レートが確定していない場合にも、この第2段階の検出結果によって伝送レートの確定を行うことができる。しかも、2重判定となるので、その信頼性は高い。この後、モード切替器14は、制御部14に対して、フレーム同期が確定したという報告と共に、判明した伝送レートと次のフレームの先頭位置とを計算して送り出し(ステップSP27)、一連の処理を終了する。

10 【0056】(A-3)第1の実施形態の効果

以上のように、第1の実施形態によれば、自機に割り当てられた同期系列と受信サンプル系列との間の相関を少なくとも1最長フレーム周期ずつ2回算出し、その各回ごとの算出結果から判定された伝送レートを基準に伝送レートを確定するようにしたことにより、TDMA方式の通信に使用される伝送レートが複数存在し(図2においては2通り)、かつその伝送レートが移動体通信端末側において未知である場合にも、従来に比して高い精度で伝送レートを確定し、フレーム同期が可能なフレーム同期装置を実現することができる。

20

【0057】因みに、従来型の装置では、前段階の処理において、自機に割り当てられたスロットの同期系列

(例えば、図2のSYNC1)とサンプル値系列との間で高い相関が得られた時点を基準に次フレーム周期において相関を算出する区間を決定し(図2(A)の場合、受信が正常であれば2区間を決定し)、次の判定処理の段階では、それら区間について得られる相関値のうち閾値を越えた個数により伝送レート判断する手法を用いていたため、フェージングや雑音の影響のため相関が劣化すると、実際の伝送レートは伝送レートAであるにも関わらず、閾値を超える相関値が1回しか現れず、伝送レートを伝送レートBと誤って判断してしまう問題があった。

30

【0058】しかし、前述したように、本第1の実施形態に係るフレーム同期装置においては、第1段階と第2段階の各々について独立に伝送レートを判定し、その判定結果を基にフレーム同期装置としての最終的な判定を実行するようにしたことにより、誤ったフレーム周期を判定する確率は、従来技術の場合の確率をxとすると、 x^2 と小さくすることができる。

40

【0059】(A-4)他の実施形態

(1)なお、この実施形態においては、第1段階目の処理(ステップSP1)及び第2段階目の処理(ステップSP2)のそれぞれにおいては、相関値の計算とそのピーク位置の記憶のみを行い、これら第1及び第2段階の処理終了後の第3段階目の処理(ステップSP3)で各段階についての伝送レートの判定と2つの判定結果を前提とした総合判断とを行う場合について述べたが、処理手順はこれに限られるものではなく、他の処理手順にも適用し得る。

50

【0060】例えば、図9に示すように、第1及び第2

段階目の処理（ステップSP1A及び2A）のそれぞれにおいて伝送レートの判定を行うようにし、3段階目の処理（ステップSP3A）では各段階における判定処理についての総合判定のみを実行するようにしても良い。

【0061】(2) また、この実施形態においては、第1及び第2段階のそれぞれにおいて閾値を超えた相関値の位置を、各段階において伝送レートを判定するのにのみ使用したが、これら位置情報の使用方法はこれに限られるものではなく、第1及び第2段階についての位置情報が全て揃った段階で、全ての位置情報相互間の位置関係を基に伝送レートを判定するようにしても良い。

【0062】例えば、図11に示すように、第1段階目の処理（ステップSP1B）及び第2段階目の処理（ステップSP2B）のそれぞれにおいては、相関値の計算とそのピーク位置の記憶のみを行い、これら第1及び第2段階の処理終了後の第3段階目の処理（ステップSP3B）において各段階について得られた全ての相関位置情報に基づいて伝送レートを判別するようにしても良い。このようにすれば、伝送レートの判定自体は1回であるが、判定に使用する情報量が従来に比して多いのでその分正確な判定が可能となる。

【0063】(B) 第2の実施形態

以下、本発明を、移動体通信端末におけるフレーム同期装置に適用した第2の実施形態を図面を参照しながら詳述する。

【0064】(B-1) 第2の実施形態の構成

図11に、第2の実施形態に係るフレーム同期装置の構成例を示す。ここで、図11は、図1との同一、対応部分に同一、対応符号が付して示されているものであり、第1の実施形態に係るフレーム同期装置の構成に相関器が1つ追加されている点を除いて同様の構成を有している。すなわち、この第2の実施形態に係るフレーム同期装置は、受信信号のサンプル値系列を第1の相関器13A及び第2の相関器13Bに入力し、それぞれ固有の同期系列との相関を計算することを除いて同様の構成を有している。

【0065】以下、相違点を中心に第2の実施形態に係るフレーム同期装置に特有の動作内容を説明する。

【0066】(B-2) 第2の実施形態の動作

(B-2-1) 動作の概要

まず、第2の実施形態に係るフレーム同期装置による詳細なフレーム同期確立動作の説明に先だってその処理動作の概要を説明しておく。なお、この処理動作は、主に、図1に示す複数の構成要素のうち相関器13及びモード切替器14（特許請求の範囲における判定手段）により実現されるものである。

【0067】この第2の実施形態に係るフレーム同期装置における判定動作の特徴は、第1の実施形態で説明した第1及び第2段階のそれぞれにおいて、同期系列 ϕ とサンプル値系列との相関情報と、同期系列 ϕ' （ $\neq \phi$ ）

とサンプル値系列との相関情報とから伝送レートを推定するようにした点である。すなわち、本実施形態は、周期性の判定を2重とするのに加え、各判定の信頼性を高めることにより、全体としての判定結果である伝送レートの信頼性を向上させたものである。

【0068】具体的な処理点順を、図12のフローチャートにて、また、相関検出の様子を図13のタイムチャートにて説明する。

【0069】図12に示すように、本フレーム同期装置は、フレーム同期処理を開始すると、まず、1段階目の処理として、ステップSP11の処理を実行する。このステップSP11の処理においては、最長フレーム期間について同期系列 ϕ についての相関値の計算が第1の相関器13Aで行われると共に、同期系列 ϕ' について同期系列 ϕ' についての相関値の計算が第2の相関器13Bで行われ、各相関器13A及び13Bで得られた相関値のピーク位置がおのおの個別に記憶される。例えば、図13(A)の場合、相関器13Aについて時点 $tA11$ 、相関器13Bについて時点 $tB11$ がピーク位置として記憶される。また、図13(B)の場合、相関器13Aについて時点 $tA11$ と $tA12$ 、相関器13Bについて時点 $tB11$ と $tB12$ がピーク位置として記憶される。

【0070】次に、2段階目の処理として、ステップSP12の処理を実行する。このステップSP12の処理においても、続く最長フレーム期間について2つの同期系列それぞれについての相関値の計算が行われ、そのピーク位置が検出されて記憶される。例えば、図13(A)の場合、相関器13Aについて時点 $tA21$ 、相関器13Bについて時点 $tB21$ がピーク位置として記憶される。また、図13(B)の場合、相関器13Aについて時点 $tA21$ と $tA22$ が、相関器13Bについて時点 $tB21$ と $tB22$ がピーク位置として記憶される。

【0071】このように1段階及び2段階の処理が終了すると、ステップSP13の処理に進み、各段のそれぞれについて、高い相関が得られた位置の間に周期 $T1$ に特有の規則性があるか（すなわち、フルレートの周期性があるか）、周期 $T2$ に特有の規則性があるか（すなわち、ハーフレートの周期性があるか）の判定を実行し、両判定結果から伝送レートを確定する。なおこのとき、いずれか一方でもフルレートと判定された場合には、現在の伝送レートがフルレートであると判定する。これは、フルレートであるにも関わらずハーフレートと判定される確率に比して、ハーフレートでありながらフルレートと判定される確率が非常に小さいためである。

【0072】(B-2-2) 具体例

続いて、実際に実行される処理手順を表したフローチャートに従いながら、本実施形態に係るフレーム同期装置のフレーム同期確立動作を説明する。その前に、必要となる用語の定義を行っておく。

【0073】図14に示すように、各スロットの時間を

T_s 、2通りの伝送レートのフレーム周期を T_1 及び T_2 とする。図14では、フレーム周期 T_1 の側がフルレートを、フレーム周期 T_2 の側がハーフレートを表している。このとき、フレーム周期 T_1 は、 $T_1 = T_s \times N_1$ で表され、フレーム周期 T_2 は、 $T_2 = T_s \times N_2$ ($T_1 \leq T_2$) で表される。なお、図6では、 N_1 を3、 N_2 を6として表している。

【0074】また、フレーム同期装置を内蔵する移動体通信端末に割り当てられたスロットの同期系列が ϕ であるものとする。そして、他局から移動端末通信端末へ送られてくる同期系列の送信順を、フレーム周期 T_1 のとき、 $\phi_1 = \{\phi_1(0), \phi_1(1), \dots, \phi_1(N_1-1)\}$ と、フレーム周期 T_2 のとき、 $\phi_2 = \{\phi_2(0), \phi_2(1), \dots, \phi_2(N_2-1)\}$ とする。但し、各 $\phi_i(j)$ は、それぞれ、同期系列を表している。勿論、これらこれら同期系列の集合には、通信開始時に移動体通信端末に割り当てられる同期系列 ϕ が含まれている。

【0075】さらに、この実施形態では、当該同期系列 ϕ と対をなす別の同期系列として $\phi' (= \phi_2((s_2 + N_1) \bmod N_2))$ ；但し、 $\phi = \phi_2(s_2)$ を用いるものとする。この同期系列 ϕ' は、ハーフレートによる通信時に同期系列 ϕ が割り当てられるスロットの番号を s_2 としたとき、これにフルレート周期相当の数値 N_1 を足した位置のスロットに割り当てられている同期系列である。

【0076】図15及び図16に、本実施形態に係るフレーム同期装置のフレーム同期処理動作を示す。まず、フレーム同期処理の開始を指示する信号が制御部15からモード切替器14に出力され、モード切替器14のモードが第1段階にセットされる。

【0077】第1段階にセットされたモード切替器14は、ステップSP31に示すように受信バッファ12の初期化を実行し、受信バッファ12に相関を計算する必要な長さの受信信号が蓄積されるのを待つ(ステップSP32)。

【0078】受信バッファ12に十分な長さのデータが蓄積されると、モード切替器14は、第1の相関器13Aに割当スロットの同期系列 ϕ を設定すると共に、第2の相関器13Bに割当スロットの同期系列 ϕ' を設定し、各同期系列とサンプル値系列との相関を計算するよう指示を出す。この後、ステップSP33に示すように、各相関器13A及び13Bの初期設定が行われる。

【0079】この初期設定の後、第1及び第2の相関器13A及び13Bによる相関値の計算が開始される。なお、図15においては、第1の相関器13Aの処理(ステップSP34～SP36)終了後、第2の相関器13Bの処理(ステップSP37～SP39)を実行するように表しているが、実際には並列的に実行される。勿論、図の通り処理することも可能ではある。

【0080】ここで、相関器13Aは、新しい受信データが、A/D変換器11から受信バッファ12に入る度に、相関の計算区間をづらして、割当スロットの同期系列 ϕ とサンプル値系列との相関を計算し、その値をモード切替器14に報告する(ステップSP34)。同じく、相関器13Bは、同期系列 ϕ' とサンプル値系列との相関を計算し、その値をモード切替器14に報告する(ステップSP37)。

【0081】次に、モード切替器14は、第1の相関器13Aと第2の相関器13Bが計算した相関値が予め設定しておいた閾値を超えているのか否か調べ(ステップSP35、ステップSP38)、超えた場合には、相関器別に、その検出位置を記録しておく(ステップSP36、ステップSP39)。

【0082】このように、1の区間について相関値の計算が終了すると、ステップSP40の判定処理に移り、最長フレーム周期(図14の場合には、ハーフレートに対応するフレーム周期 T_2)以上の期間についての相関値の計算が実行されたか否かを判定する。そして、否定結果が得られている間は、ステップSP41に示す相関計算区間のシフト処理を経てステップSP34、ステップSP37に戻り、次の区間について同様の処理を繰り返す。やがて、当該ステップSP40の判定処理にて肯定結果が得られると、モード切替器14は、そのモードを第2段階にセットする。

【0083】第2段階にセットされたモード切替器14は、続く最長フレーム期間以上の期間について第1段階の処理と同じ動作を実行する。すなわち、ステップSP42で相関計算区間の初期設定を行った後、ステップSP43及びステップSP46のそれぞれにおいて同期系列 ϕ 及び ϕ' とサンプル値系列との相関値を計算し、相関値が閾値を越えたか否かを判定する(ステップSP44、ステップSP47)。そして、閾値を越えている場合には、その検出位置を記憶し(ステップSP45、ステップSP48)、そうでない場合には直接ステップSP49に移り、最長フレーム周期期間分の計算が終了したとの判定がなされるまで、1区間づつ相関計算区間をシフトし、計算を続行する。

【0084】なお、かかる第2段階の処理が終了したことが確認された後は、ステップSP51において、第2段階の全期間について相関値が閾値を越えなかったか否かの判定を行う。このとき、閾値を越えた相関値がないと判定された場合には、モード切替器14は、再びステップSP33及びステップSP37に戻り、第1段階の処理から再度すべての処理をやり直す。

【0085】そして、このステップSP51において否定結果が得られ、当該ループを抜けると、モード切替器14は、相関器13A及び13Bの動作を止め、各相関器13A及び13Bが計算した相関値のうち閾値を超えた相関値の検出パターン及び検出間隔を把握する処理に

移る(ステップSP52)。

【0086】ここで、モード切替器14は、第1段階及び第2段階のそれぞれについて、個別に各段階に得られた検出結果から推測されるフレーム周期がT1であるかそれともT2であるかを判別する。すなわち、モード切替器14は、第1段階において検出された相関値の検出位置のみからフレーム周期がT1か否か判定すると共に、第2段階において検出された相関値の検出位置のみからフレーム周期T1か否か判定し、これら2つの判定結果から総合的なフレーム周期の確定処理を実行する。ここで、モード切替器14は、いずれか一方の処理段階においてでもフレーム周期がT1と判定された場合には、フレーム周期がT1であると判定する。この理由は、前述してあるが、確率的にハーフレートであるにも係わらずフルレートと判定される確率は非常に小さいからである。

【0087】なお、この第2の実施形態においては、各段階においてのフレーム周期の判定に特徴がある。すなわち、図13(A)に示すように、相関器13A及び13Bのそれぞれにおいて閾値を超えた相関値の個数が1個であり、かつ、その位相関係についてハーフレート周期T1相当のずれが見られる場合には、フレーム周期がT2であると判定する。また、第1の相関器13Aにおいてハーフレート周期T1相当離れた位置に閾値を超えた相関値が2個あることが検出され、かつ、第2の相関器13Bでは第1の相関器13Aとは異なる位置に2個の高い相関値があること又は高い相関が1つも現れないことが検出される場合は、フレーム周期がT1であると判定する。因みに、フルレートの場合に高い相関が現れないことが起こるのは、フルレートでは3種類の同期系列の繰り返しとなるため、上述のように定義した同期系列 ϕ' がこれら以外になる場合には受信データ列中にかかる同期系列が現れることがないからである。

【0088】いずれにしても、以上のように2重の判定処理により、フレーム周期が確定されるので、その信頼性は非常に高くなる。この後、モード切替器14は、制御部14に対して、フレーム同期が確定したという報告と共に、判明した伝送レートと次のフレームの先頭位置とを計算して送り出し(ステップSP27)、一連の処理を終了する。

【0089】(B-3)第2の実施形態の効果
以上のように、第2の実施形態によれば、第1の実施形態の場合と同様、自機に割り当てられた同期系列と受信サンプル系列との間の相関を少なくとも1最長フレーム周期ずつ2回算出し、その各回(段階)ごとの算出結果から判定された伝送レートを基準に伝送レートを確定するようにしたことにより、TDMA方式の通信に使用される伝送レートが複数存在し(図2においては2通り)、かつその伝送レートが移動体通信端末側において未知である場合にも、従来に比して高い精度で伝送レ

トを確定し、フレーム同期が可能なフレーム同期装置を実現することができる。

【0090】さらに、本実施形態においては、各段階での判定処理に2種類の同期系列 ϕ 及び ϕ' を用いてその判定を行うようにしたことにより、その分、各段階での判定精度を高めることができる。

【0091】(B-4)他の実施形態

(1) なお、この実施形態においては、第1段階目の処理(ステップSP11)及び第2段階目の処理(ステップSP12)のそれぞれにおいては、相関値の計算とそのピーク位置の記憶のみを行い、これら第1及び第2段階の処理終了後の第3段階目の処理(ステップSP13)で各段階についての伝送レートの判定と2つの判定結果を前提とした総合判断とを行う場合について述べたが、処理手順はこれに限られるものではなく、他の処理手順にも適用し得る。

【0092】例えば、図17に示すように、第1及び第2段階目の処理(ステップSP11A及び12A)のそれぞれにおいて伝送レートの判定を行うようにし、3段階目の処理(ステップSP13A)では各段階における判定処理についての総合判定のみを実行するようにしても良い。

【0093】(2) また、この実施形態においては、第1及び第2段階のそれぞれにおいて閾値を超えた相関値の位置を、各段階において伝送レートを判定するのにのみ使用したが、これら位置情報の使用方法はこれに限られるものではなく、第1及び第2段階についての位置情報が全て揃った段階で、全ての位置情報相互間の位置関係を基に伝送レートを判定するようにしても良い。

【0094】例えば、図18に示すように、第1段階目の処理(ステップSP11B)及び第2段階目の処理(ステップSP12B)のそれぞれにおいては、相関値の計算とそのピーク位置の記憶のみを行い、これら第1及び第2段階の処理終了後の第3段階目の処理(ステップSP13B)において各段階について得られた全ての相関位置情報に基づいて伝送レートを判別するようにしても良い。このようにすれば、伝送レートの判定自体は1回であるが、判定に使用する情報量が従来に比して多いのでその分正確な判定が可能となる。

【0095】(C)他の実施形態

(1) なお、本実施形態で示した受信バッファ、タイマー、モード切替器等の構成要素は、フレーム同期を制御するための一般的な構成要素を示したものであり、他の構成要素を用いて制御を行うフレーム同期装置にも本発明は適用される。

【0096】(2) また、上述の第1及び第2の実施形態においては、第1段階目の処理及び第2段階目の処理ともに同じ処理を繰り返し実行する場合について述べたが、これに限るものではなく、第2段階目の処理については、第1段階目の処理において閾値を超える高い相関

が得られた時点から最長フレーム周期分（すなわち、 T_2 ）経過した後のタイミングの前後についてのみ相関値の算出処理を実行するようにしても良い。このようにしても、本来、高い相関が得られる確率の高い場所での相関演算となるため算出結果にあまり変化はなく、同様の効果を得ることができる。また、このように間欠的に相関値を計算させることにより、消費電力を抑えることができ、携帯性が要求される移動体通信端末の使用可能時間を一段と伸ばすことができる。

【0097】(3) さらに、上述の第1及び第2の実施形態においては、複数種類の伝送レートの例としてフルレートとハーフレートの2種類を例示し、さらに、かかるフルレートとハーフレートの周期 T_1 及び T_2 の比が1:2であるとして説明したが、伝送レートの種類はフルレートとハーフレートに限るものではなく、また、その周期比は必ずしも1:2の関係に限られるものではない。

【0098】(4) さらに、上述の第1及び第2の実施形態においては、本発明に係るフレーム同期装置を移動体通信端末に適用した場合について述べたが、本発明はこれに限らず、TDMA方式によって他局との間で通信を行う装置に適用し得る。

【0099】

【発明の効果】上述のように、第1の発明によれば、同一内容の判定処理を2回実行し、各回の検出結果に基づく伝送レートの予測を2回の相関値算出処理終了後にまとめて行った後、各回ごとの予測結果を基に伝送レートを決定する手法を採用したことにより、伝送レートの判定を誤る可能性が一段と低いフレーム同期装置を実現することができた。

【0100】上述のように、第2の発明によれば、同一内容の判定処理を2回実行し、その際、各回の検出結果に基づく伝送レートの予測を各回ごとに行っておき、当該2回の相関値算出処理が終了した後は、先に求めておいた2つの予測結果を基に伝送レートを決定する手法を採用したことにより、伝送レートの判定を誤る可能性が一段と低いフレーム同期装置を実現することができた。

【0101】上述のように、第3の発明によれば、同一内容の判定処理を2回実行し、2回の相関値算出処理が終了した後は、各回ごとに得られた全位置情報を基に伝送レートを決定する手法を採用したことにより、伝送レートの判定を誤る可能性が一段と低いフレーム同期装置を実現することができた。

【0102】上述のように、第4の発明によれば、同一内容の判定処理を複数の相関器について2回実行し、各回の検出結果に基づく伝送レートの予測を2回の相関値算出処理終了後にまとめて行った後、各回ごとの予測結果を基に伝送レートを決定する手法を採用したことにより、伝送レートの判定を誤る可能性が一段と低いフレーム同期装置を実現することができた。

【0103】上述のように、第5の発明によれば、同一内容の判定処理を複数の相関器について2回実行し、その際、各回の検出結果に基づく伝送レートの予測を各回ごとに行っておき、当該2回の相関値算出処理が終了した後は、先に求めておいた2つの予測結果を基に伝送レートを決定する手法を採用したことにより、伝送レートの判定を誤る可能性が一段と低いフレーム同期装置を実現することができた。

【0104】上述のように、第6の発明によれば、同一内容の判定処理を複数の相関器について2回実行し、2回の相関値算出処理が終了した後は、各回ごとに得られた全位置情報を基に伝送レートを決定する手法を採用したことにより、伝送レートの判定を誤る可能性が一段と低いフレーム同期装置を実現することができた。

【図面の簡単な説明】

【図1】実施形態に係るフレーム同期装置の構成を示すブロック図である。

【図2】TDMA方式のフレーム構成と伝送レートとの関係を示す説明図である。

【図3】従来装置の構成を示すブロック図である。

【図4】第1の実施形態に係るフレーム同期装置によるフレーム同期処理手順の概略を示すフローチャートである。

【図5】第1の実施形態に係るフレーム同期処理手順の説明に供するタイミングチャートである。

【図6】伝送レートに応じた同期系列の配列関係を示す説明図である。

【図7】第1の実施形態に係るフレーム同期処理手順の詳細を示すフローチャートである。

【図8】第1の実施形態に係るフレーム同期処理手順の詳細を示すフローチャートである。

【図9】第1の実施形態に係るフレーム同期処理手順の他の実施形態を示すフローチャートである。

【図10】第1の実施形態に係るフレーム同期処理手順の他の実施形態を示すフローチャートである。

【図11】第2の実施形態に係るフレーム同期装置の構成を示すブロック図である。

【図12】第2の実施形態に係るフレーム同期装置によるフレーム同期処理手順の概略を示すフローチャートである。

【図13】第2の実施形態に係るフレーム同期処理手順の説明に供するタイミングチャートである。

【図14】伝送レートに応じた同期系列の配列関係を示す説明図である。

【図15】第2の実施形態に係るフレーム同期処理手順の詳細を示すフローチャートである。

【図16】第2の実施形態に係るフレーム同期処理手順の詳細を示すフローチャートである。

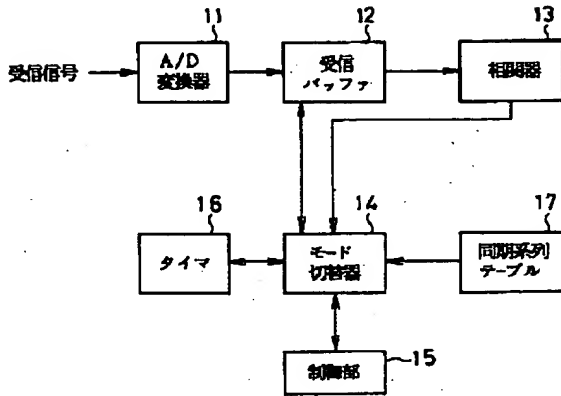
【図17】第2の実施形態に係るフレーム同期処理手順の他の実施形態を示すフローチャートである。

【図18】第2の実施形態に係るフレーム同期処理手順の他の実施形態を示すフローチャートである。

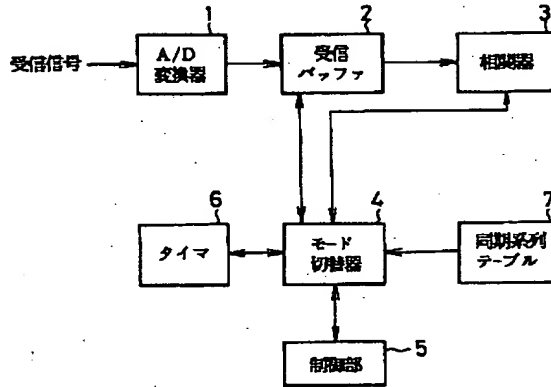
【符号の説明】

11…A/D変換器、12…受信バッファ、13、13A、13B…相関器、14…モード切替器、15…制御部、16…タイマー、17…同期系列テーブル。

【図1】

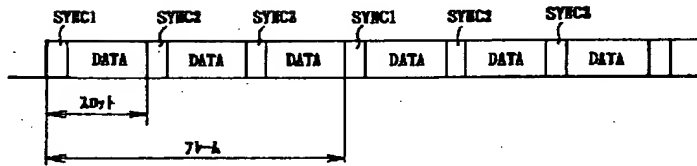


【図3】

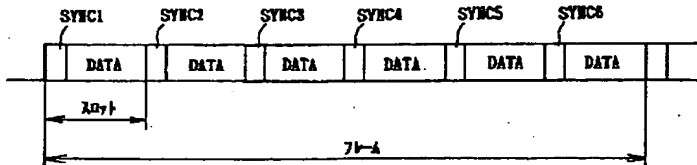


【図2】

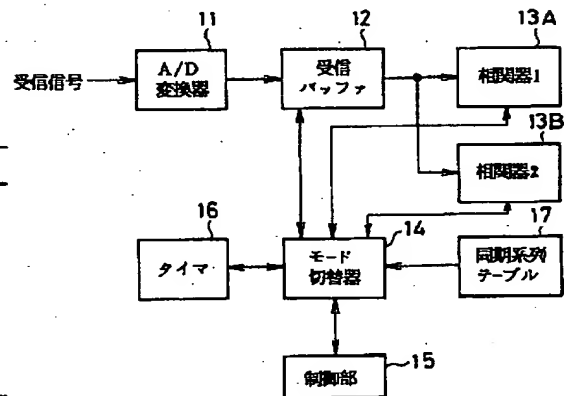
(A) 伝送レートA



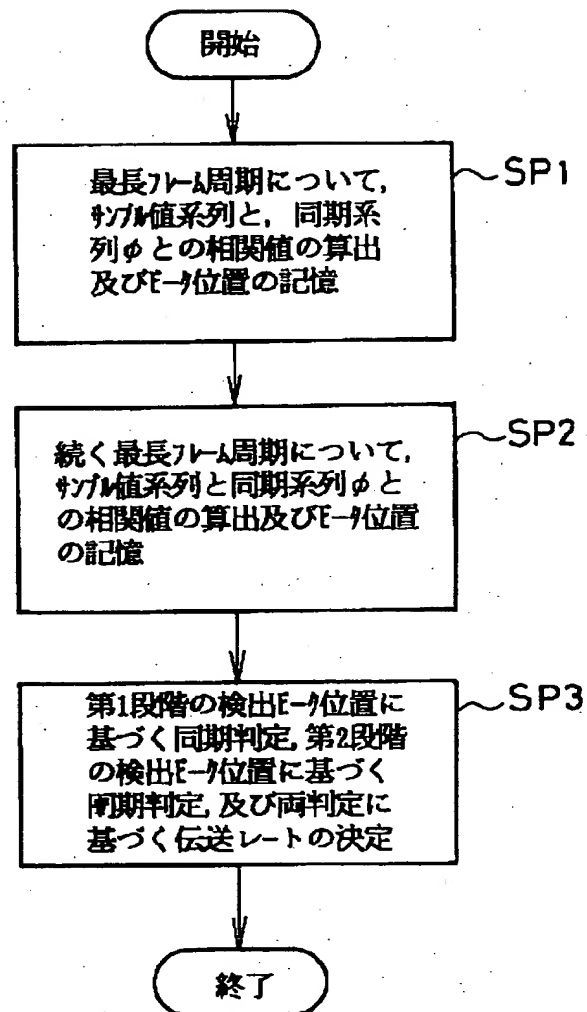
(B) 伝送レートB



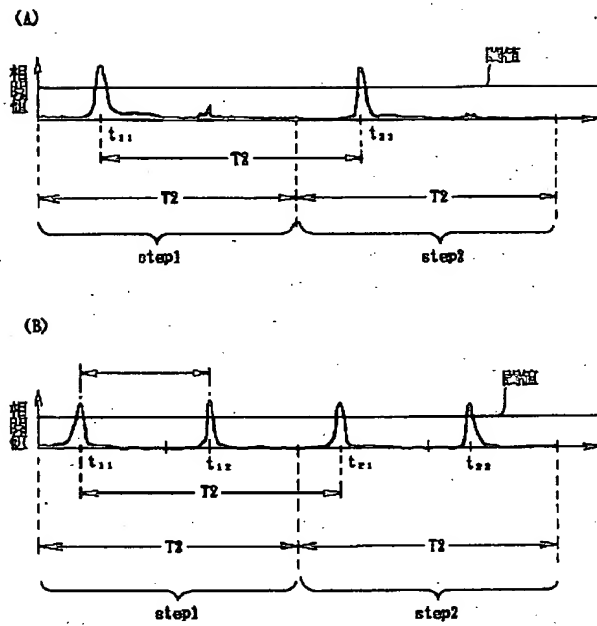
【図11】



【図4】

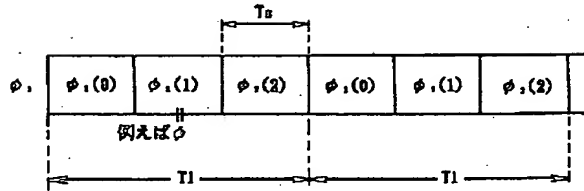


【図5】

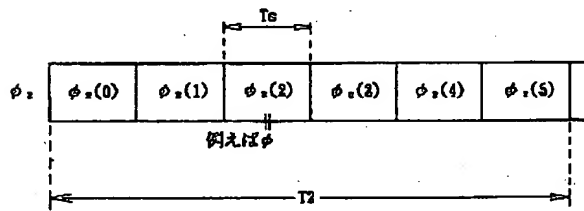


【図6】

(A) フルレートのときの同期系列:

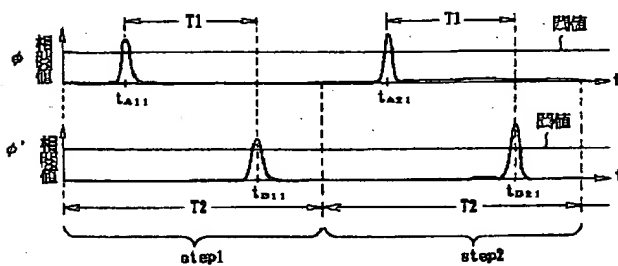


(B) ハーフレートのときの同期系列:

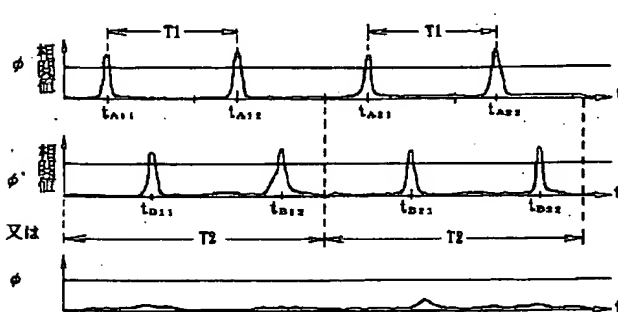
 ϕ :受信機に割り当てられたSYNC

【図13】

(A) ハーフレート

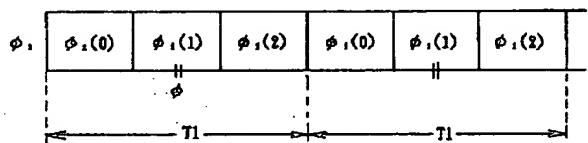


(B) フルレート

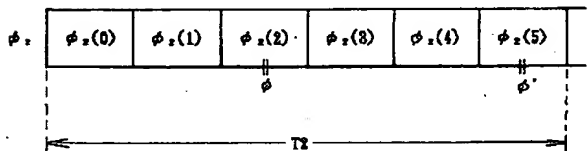


【図14】

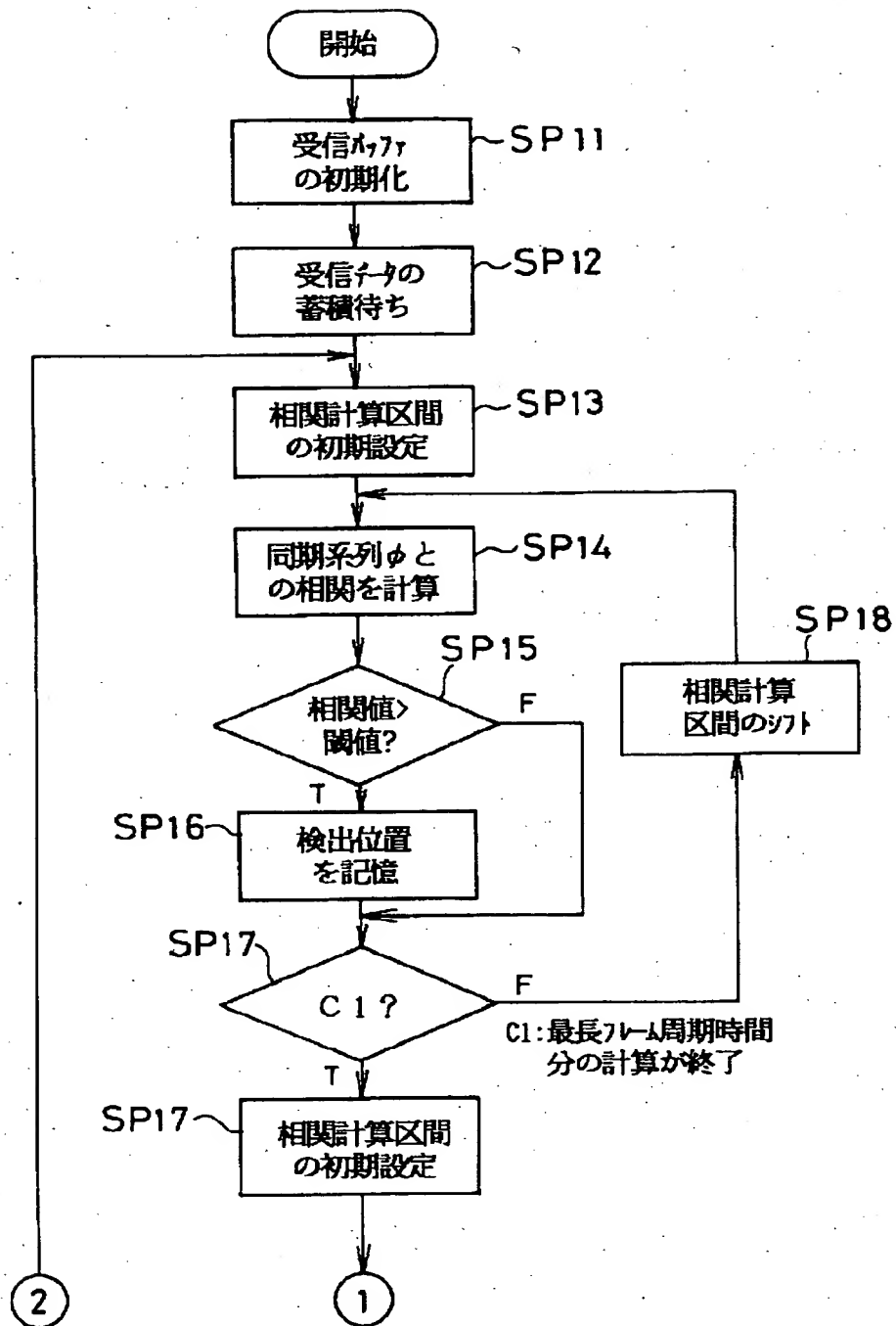
(A) フルレートのときの同期系列



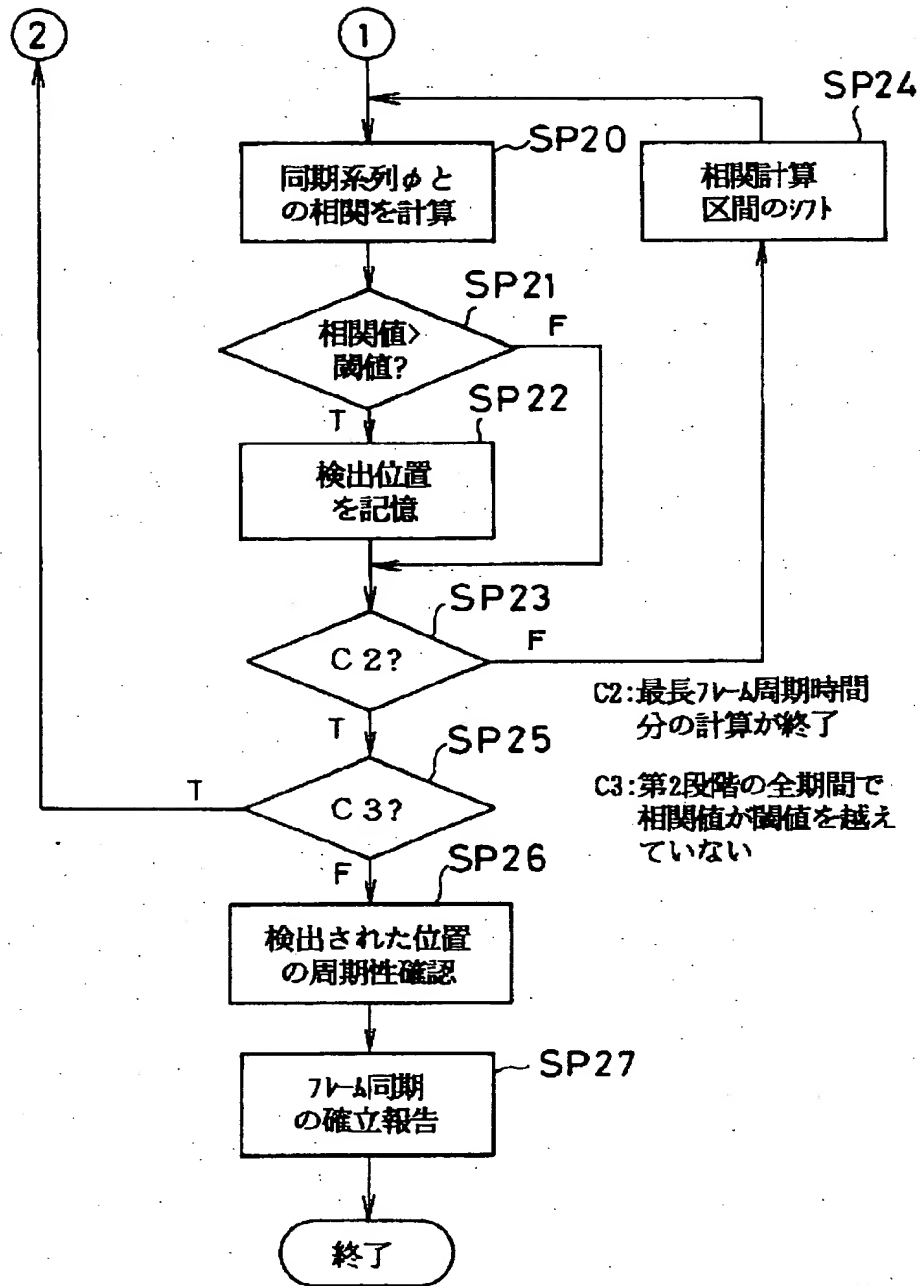
(B) ハーフレートのときの同期系列



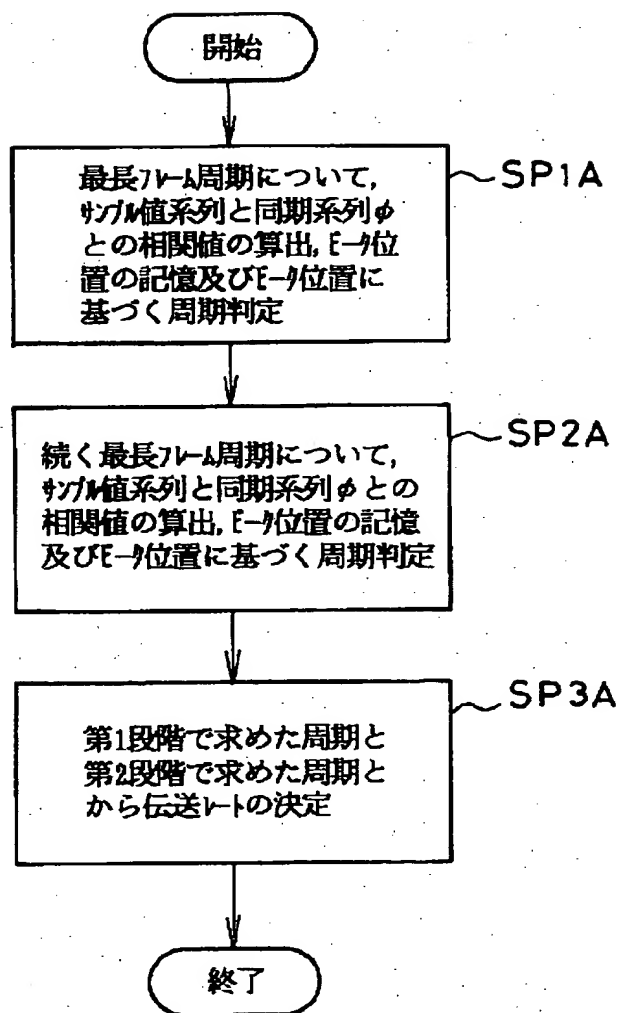
【図7】



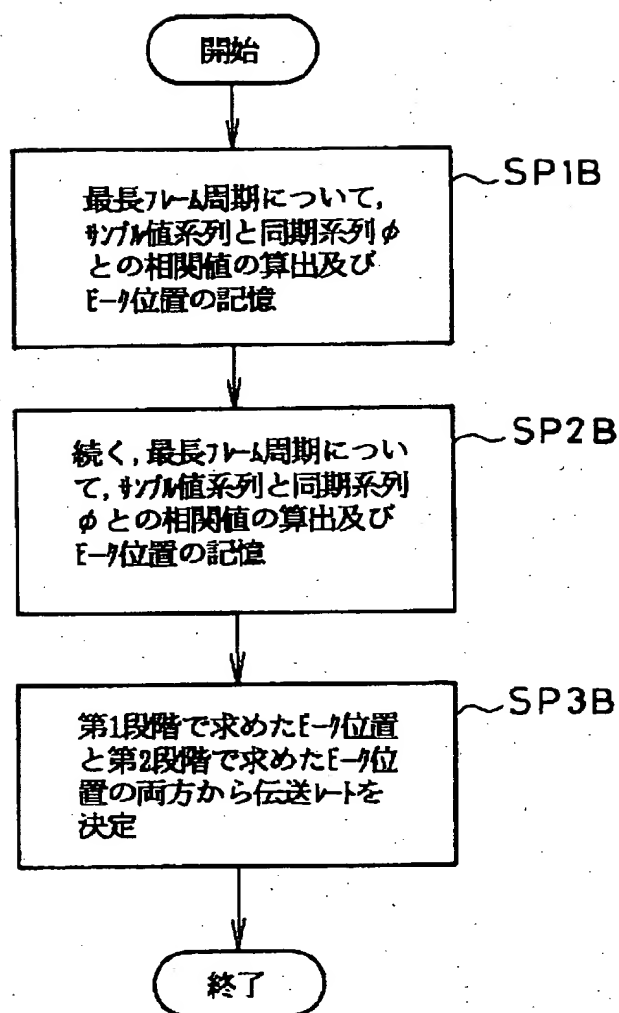
【図8】



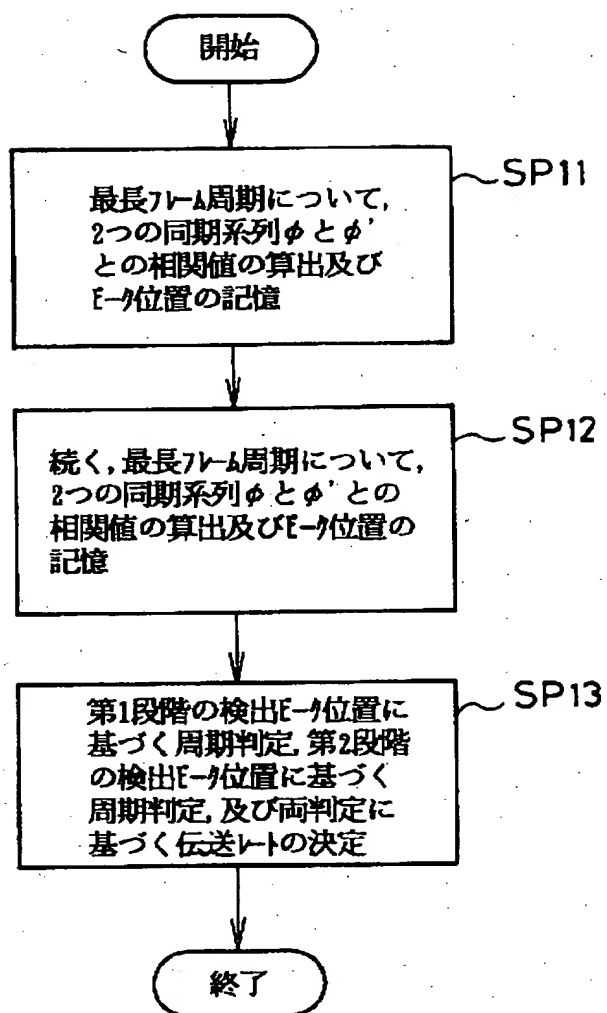
【図9】



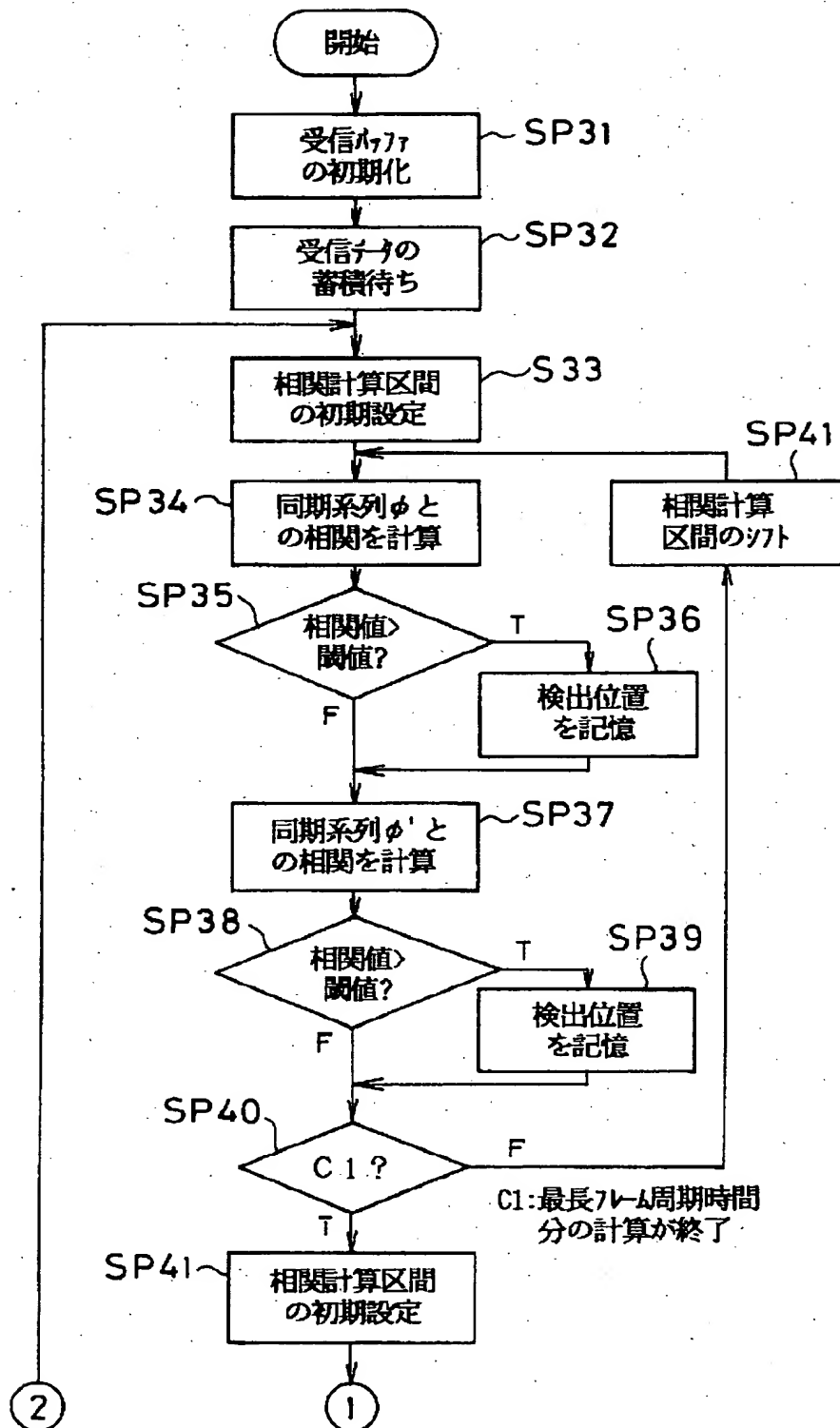
【図10】



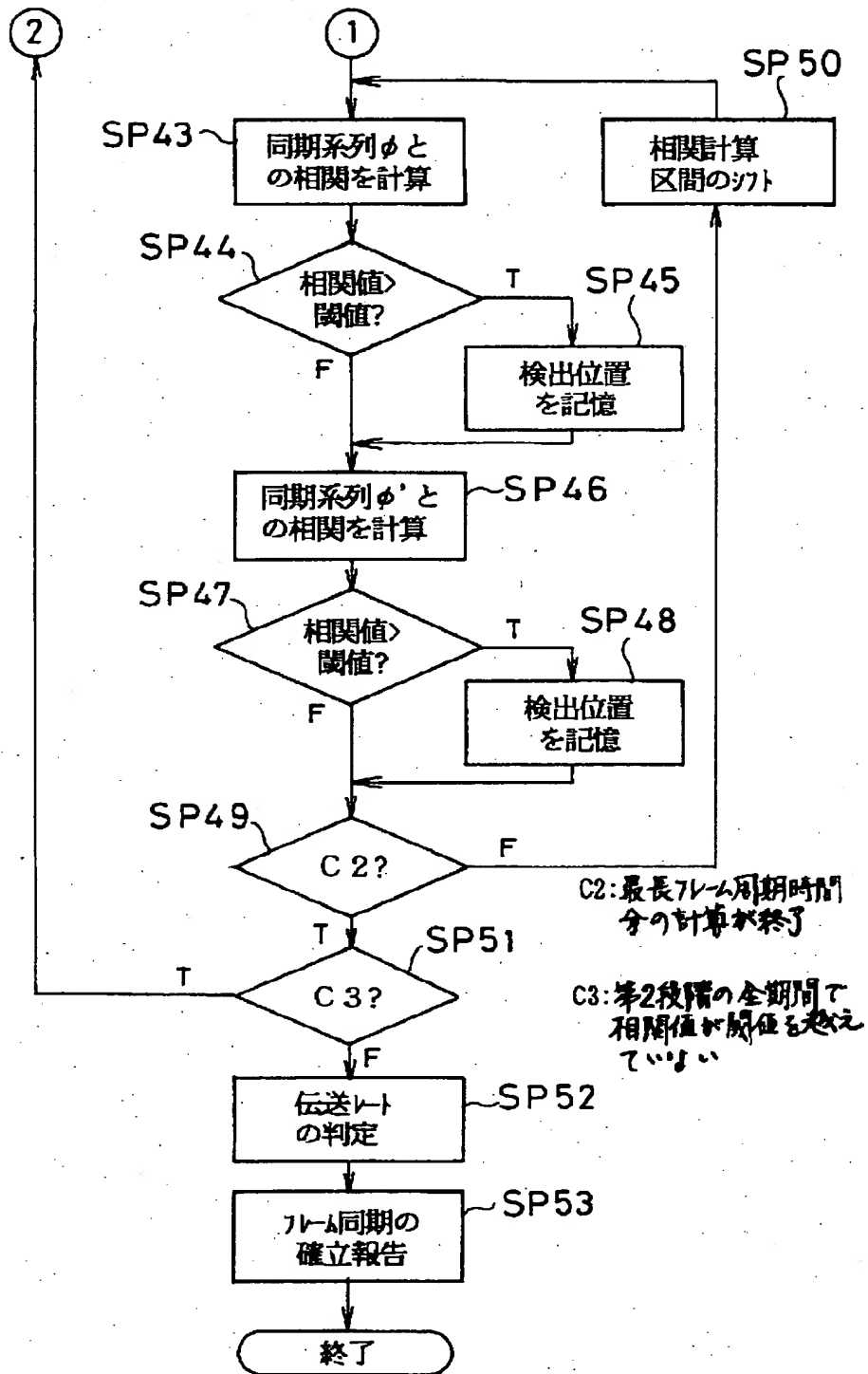
【図12】



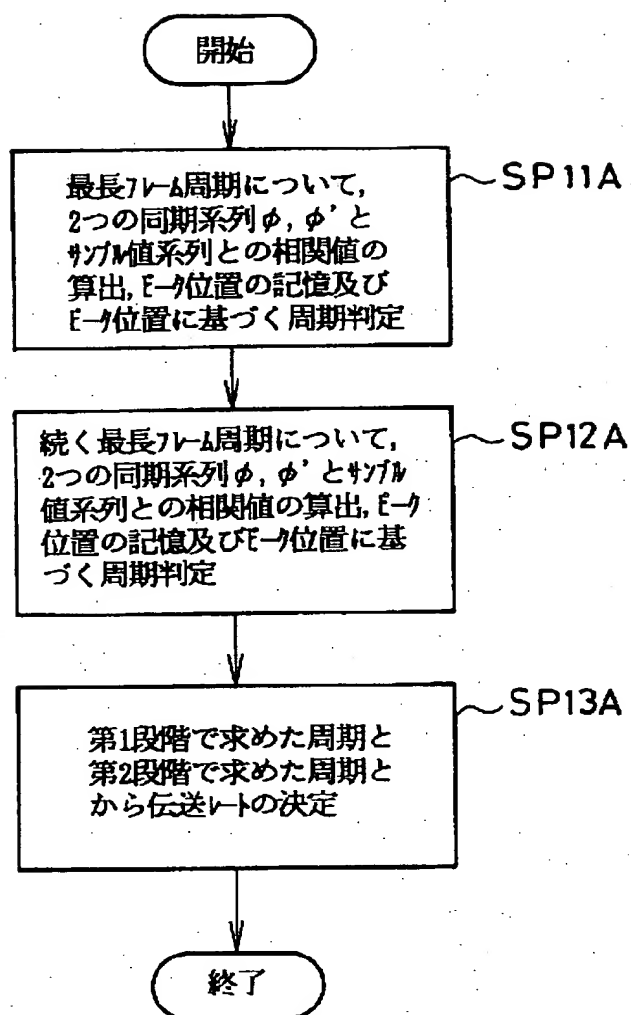
【図15】



【図16】



【図17】



【図18】

